

# BJT電壓峰值檢知器

蕭明椿

## 摘要

本文提出一種具雙極電晶體(BJT)結構之電壓峰值檢知器，其係由一參考電流產生器、一具單邊負載電晶體之差動放大器、一充電電晶體、一補償電流產生器、一電容器、一電阻器R2以及一輸出級所組成。參考電流產生器係用以提供一參考電流，且藉由電流鏡之鏡射，以提供差動放大器、補償電流產生器、以及輸出級所需之電流，該差動放大器係做為比較器使用，該充電電晶體係做為充電器使用，用以提供電容器C所需之充電電流，該補償電流產生器用以產生一補償電流，以有效補償電容器因雙極電晶體之基極電流所造成之電壓降，而該輸出級則用以調整該電容器C上之電壓信號V(C)，以便精確地輸出該輸入信號之峰值電壓。本文所提出之電壓峰值檢知器，不但能精確地檢測出輸入信號之峰值電壓，並且兼具電路結構簡單、佔用的晶片面積小以及有利於裝置之小型化等多重功效，同時亦設置有輸出級以便有效防止因外部電路之擷取動作而遭致破壞所保持之輸入峰值電壓。此外，本文之電壓峰值檢知器亦能有效消除差動放大器之超量電壓效應。

關鍵詞：電壓峰值檢知器、差動放大器、超量電壓。

# BJT peak voltage detector

Ming-chuen Shiau

## Abstract

This paper introduces a newly designed peak voltage detector, which consists of a reference current generator, a differential amplifier with one-sided load transistor, a charge transistor, a compensation current generator, a capacitor, a resistor, and an output stage. Among them, the current in the reference current generator is copied in order to provide it to the differential amplifier, the compensation current generator, and the output stage. The differential amplifier serves as a comparator, and the charge transistor supplies the capacitor with needed charge current. The compensation current generator is configured to provide compensation current for compensating the voltage drop of the capacitor due to the base currents in the bipolar transistors, and the output stage is configured to shift the voltage signal on the capacitor to provide a precise peak voltage of input signal. The peak voltage detector in this paper can accurately measure the peak voltage of input signal and it also comes up with advantages like simple circuit design, minimal chip size, and good for use with small devices. In addition, the inclusion of output stage can further prevent the held peak voltage disruption from the accessing activities of the outer circuits. In the meantime, the proposed peak voltage detector can further give a good elimination for the overshoot voltage in the differential amplifier.

**Key words:** peak voltage detector, differential amplifier, overshoot voltage.

## 一、簡介

電壓峰值檢知器係一種電子電路，能夠測得一電壓波形之最大值，簡言之，該電路之輸入為一變動之電壓信號，而其輸出則是該輸入電壓波形之最大值。

在許多應用中，輸入電壓信號之峰值必須被測出，然後將之以直流電型態保留住以便後續分析、使用。一個脈衝串之尖峰值常比它的平均值要更有用，例如當執行破壞性測試時，就有必要追尋出並保持峰值信號，而量測電壓信號在傳輸媒介上之衰減量、類比至數位轉換器(A/D converter)、最大近似解碼系統(maximum likelihood decoding system)以及用以檢測核輻射之脈衝信號檢測電路等也需要用到電壓峰值檢知器。

迄今，有許多電壓峰值檢知器之技術[1]-[11]被提出以精確地檢測輸入信號之峰值電壓，但由於該等電壓峰值檢知器均使用到一個以上之運算放大器，因此存在有電路結構複雜、佔用的晶片面積大等缺失。例如圖一所示之電壓峰值檢知器[1]，其係由二個運算放大器OP1和OP2、二個二極體D1和D2、二個電阻器R1和R2、以及一個電容器C所組成，

該電壓峰值檢知器之OrCAD PSpice之暫態分析模擬結果，如圖二所示，輸出電壓信號V(OUT)之最大誤差小於0.01V。其中，OP1是一個精確的半波整流器，當輸入電壓信號V(IN)大於輸出電壓信號V(OUT)時，二極體D1將傳送偏壓對電容器C1進行充電，最後輸出電壓信號V(OUT)將會與輸入電壓信號V(IN)之峰值電壓相當接近；而當輸入電壓信號V(IN)小於輸出電壓信號V(OUT)時，二極體D2將會導通，二極體D1將會截止，而不再對電容器C進行充電之動作，這使得所檢測出的輸出電壓信號V(OUT)會等於輸入電壓信號V(IN)之峰值電壓。雖說圖一之電壓峰值檢知器能精確地檢測出峰值電壓，但其電路結構複雜、佔用的晶片面積大，實不利於積體電路之要求；此外該電壓峰值檢知器存在操作速度不夠快之問題。

最近，有幾種不需使用到運算放大器之精密電壓峰值檢知器之技術被提出[12]-[13]，該等技術[12]-[13]如圖三以及圖四所示，其係由本文作者所提出，且均係以一差動放大器和一電流鏡所組成的電路來取代運算放大器，由於並不使用到運算放大器，因此，具備電路結構

簡單、佔用的晶片面積小以及有利於裝置之小型化等多重功效。

但由於該等技術[12]-[13]所使用之差動放大器均具有對稱之兩個負載電晶體，且使用獨立之電流鏡，因此，在減少電壓峰值檢知器所需之電晶體數量方面仍有改良空間存在。此外，該等技術並未於峰值檢知器中設置輸出級，輸出級於所檢知之輸入峰值電壓被外部電路擷取時可有效保持該輸入峰值電壓，不致於因擷取動作而降低，甚至遭受破壞。另，該等技術亦未考慮到差動放大器之超量電壓（OverShoot Voltage簡稱Vos）效應，熟悉差動放大器之人士皆可由差動放大器之電壓轉換特性曲線(voltage transfer characteristic)得知，欲使差動放大器一方之驅動電晶體呈流通有該差動放大器之所有電流之導通狀態，則需於該一方驅動電晶體之輸入端與另一方驅動電晶體之輸入端間施加至少一超量電壓Vos之電壓差。注意，此超量電壓Vos即為上述該等技術之固有誤差，因此，該等技術於精確度方面仍有改進空間存在。再者，該等技術因係以MOS電晶體構成，因此，存在有操作速度不夠快之問題。

有鑑於此，本文之主要目的係提出一種新穎架構之電壓峰值檢知器，其不但能精確地檢測出輸入信號之峰值電壓，並且兼具電路結構簡單、佔用的晶片面積小以及有利於裝置之小型化等多重功效，同時亦設置有輸出級以有效防止因外部電路之擷取動作而遭致破壞所保持之輸入峰值電壓。

本文之次要目的係提出一種雙極電晶體(BJT)結構之電壓峰值檢知器，其不但可有效消除差動放大器之超量電壓效應，並且亦可提供較快之操作速度。

本文之再一目的係提出一種具備有補償電流產生器之電壓峰值檢知器，該補償電流產生器係用以產生一補償電流，以便藉該補償電流以有效補償電容器因雙極電晶體之基極電流所造成之電壓降。

## 二、電壓峰值檢知器之設計

本文所提出之雙極電晶體(BJT)結構之電壓峰值檢知器，如圖五所示，其係由一參考電流產生器(由電阻器R1以及呈二極體連接之NPN電晶體MN1所組成)、一具單邊負載電晶體之差動放大器(由NPN電晶體MN2、MN3、和MN4、以及

PNP電晶體MP1所組成)、一充電電晶體(由PNP電晶體MP2所組成)、一補償電流產生器(由NPN電晶體MN5和MN6以及PNP電晶體MP3和MP4所組成)、一電容器、一電阻器R2以及一輸出級(由NPN電晶體MN7和MN8所組成)所組成,其中,該差動放大器係以非對稱式結構來設計,亦即僅使用單邊之負載電晶體,且該負載電晶體與該充電電晶體共同構成一電流鏡,因此該部份電路可較傳統之精密電壓峰值檢知器[12]-[13]少二個電晶體。此外,本文所提出之電壓峰值檢知器設置有輸出級,因此不但能避免所保持之輸入峰值電壓不致因外部電路之擷取動作而遭致破壞,同時兼具精確地調整並輸出所保持之輸入峰值電壓之功能。另,藉由該電阻器R2以及該輸出級之配合使用,則可有效消除差動放大器之超量電壓效應。

爲了便於說明起見,以下之推導過程,除了必要,均忽略雙極電晶體之基極電流,並且將雙極電晶體以SPICE中之最簡單模型來描述,同時暫時忽略補償電流產生器所產生之補償電流。但於後續之模擬驗證時,則不僅考慮了SPICE中之所有電晶體參數,並且也考

慮了該補償電流產生器所產生之補償電流。

當輸入電壓V(IN)大於NPN電晶體MN3之基極電壓V<sub>b</sub>(MN3)時,NPN電晶體MN2之集極電流I<sub>c</sub>(MN2)會大於NPN電晶體MN3之集極電流I<sub>c</sub>(MN3),且

$$I_c(MN2) + I_c(MN3) = IR \quad (1)$$

其中,IR表示參考電流產生器1所提供之參考電流,又

$$I_c(MN2) = -I_c(MP1) \quad (2)$$

由於PNP電晶體MP1及MP2係構成一電流鏡,因此

$$-I_c(MP1) = -I_c(MP2) \quad (3)$$

故可對電容器C進行充電動作,此時NPN電晶體MN3之基極電壓V<sub>b</sub>(MN3)亦會隨著電容器C上之電壓V(C)上升而上升,且具有如下關係:

$$V_b(MN3) = V(C) - I_b(MN3) \cdot R2 \quad (4)$$

其中,I<sub>b</sub>(MN3)表示NPN電晶體MN3之基極電流,而R2表示電阻器之電阻值。

當NPN電晶體MN3之基極電壓

$V_b(MN3)$  上升至等於輸入電壓  $V(IN)$  之峰值電壓  $V_{peak}$  時，電流

$$I_c(MN2) = I_c(MN3) = IR/2 \quad (5)$$

此時仍會對電容器  $C$  進行充電動作，因此，電容器  $C$  上之電壓  $V(C)$  仍會繼續上升。

根據差動放大器之電壓轉換特性曲線得知：NPN 電晶體  $MN3$  之基極電壓  $V_b(MN3)$  須較輸入峰值電壓  $V_{peak}$  高過一超量電壓 (OverShoot Voltage 簡稱  $V_{os}$ ) 以後，才能將 NPN 電晶體  $MN2$  強迫為截止狀態，當該 NPN 電晶體  $MN2$  為截止狀態時，充電電晶體即停止對電容器  $C$  進行充電作用，此時電容器上之電壓  $V(C)$  為

$$V(C) = V_{peak} + V_{os} + I_b(MN3) \cdot R_2 \quad (6)$$

熟悉差動放大器之人士皆知，對於雙極電晶體之差動放大器而言，其超量電壓  $V_{os}$  可由下列方程式加以近似[14]：

$$V_{os} = 3 \cdot T/11,600 \quad (7)$$

其中， $T$  表示凱氏溫度，於室溫  $27^\circ C$  時，超量電壓  $V_{os}$  約等於  $77.6mV$ 。

之後，當輸入電壓  $V(IN)$  由峰值電壓  $V_{peak}$  往下掉時，因該 NPN 電晶體  $MN2$  已進入截止狀態，因此電流

$$-I_c(MP1) = -I_c(MP2) = 0 \quad (8)$$

所以充電電晶體不會再對電容器  $C$  進行充電動作，因此電容器上之電壓  $V(C)$  仍會固定維持在方程式(6)之電壓。

請再參考圖五，電容器上之電壓  $V(C)$  扣抵一個輸出級中之 NPN 電晶體  $MN7$  之基射極電壓  $V_{be}$  後，即成為電壓峰值檢知器之輸出電壓  $V(OUT)$ ，亦即

$$V(OUT) = V(C) - V_{be} \quad (9)$$

又，因為流過輸出級 5 中之 NPN 電晶體  $MN7$  之電流等於參考電流  $IR$ ，因此可根據下列方程式：

$$IR = IS \cdot \exp[V_{be}/(T/11,600)] \quad (10)$$

求出 NPN 電晶體  $MN7$  之基射極電壓  $V_{be}$  等於

$$V_{be} = (T/11,600) \cdot \ln(IR/IS) \quad (11)$$

其中， $IS$  表示雙極電晶體之飽和電流 (saturation current)，其為 SPICE 中之一雙極電晶體模型參數[15]。

接著，由方程式(6)、(7)、及(9)得知，欲使輸出電壓 $V(\text{OUT})$ 等於輸入峰值電壓 $V_{\text{peak}}$ ，則須

$$\begin{aligned} V_{\text{be}} &= V_{\text{os}} + I_{\text{b}}(\text{MN3}) \cdot R_2 \\ &= 3 \cdot T/11,600 + I_{\text{b}}(\text{MN3}) \cdot R_2 \quad (12) \end{aligned}$$

又，由於此時之NPN電晶體MN2已進入截止狀態，因此

$$I_{\text{b}}(\text{MN3}) = I_{\text{R}} / \beta(\text{MN3}) \quad (13)$$

其中， $\beta(\text{MN3})$ 表示NPN電晶體MN3之共射極電流放大因數(common-emitter current gain)，因此，方程式(12)可再改寫為

$$V_{\text{be}} = 3 \cdot T/11,600 + I_{\text{R}} \cdot R_2 / \beta(\text{MN3}) \quad (14)$$

最後，藉由方程式(11)和(14)即可輕易地設計出具雙極電晶體(BJT)結構之電壓峰值檢知器。

再者，由於電壓峰值檢知器檢測出輸入峰值電壓 $V_{\text{peak}}$ 後至該輸入峰值電壓 $V_{\text{peak}}$ 被擷取前之等待時間，電容器C會有NPN電晶體MN3之基極電流 $I_{\text{b}}(\text{MN3})$ 和NPN電晶體MN7之基極電流 $I_{\text{b}}(\text{MN7})$ 之電流流出，若該等待時間極短，則並不

會影響輸出電壓 $V(\text{OUT})$ 之電壓準位，而若該等待時間過長，則會降低該輸出電壓 $V(\text{OUT})$ 之電壓準位。

為了解決這個問題，本發明設計有一補償電流產生器，用以產生一補償電流(即流過PNP電晶體MP3之電流)，並藉該補償電流以有效補充電容器因 $I_{\text{b}}(\text{MN3})$ 和 $I_{\text{b}}(\text{MN7})$ 之電流流出所造成之電壓降。由於此時之NPN電晶體MN2已進入截止狀態，因此，流過NPN電晶體MN3之電流等於參考電流 $I_{\text{R}}$ ，又，因為流過NPN電晶體MN7之電流亦等於參考電流 $I_{\text{R}}$ ，因此，可將該補償電流(即流過PNP電晶體MP3之電流)之電流大小設定為等於該參考電流 $I_{\text{R}}$ 除以該NPN電晶體MN3之共射極電流放大因數 $\beta(\text{MN3})$ 和該參考電流 $I_{\text{R}}$ 除以該NPN電晶體MN7之共射極電流放大因數 $\beta(\text{MN7})$ 的總和。請參考圖五，流過PNP電晶體MP4之電流等於該參考電流 $I_{\text{R}}$ 除以該NPN電晶體MN5之共射極電流放大因數 $\beta(\text{MN5})$ ，而該PNP電晶體MP4與PNP電晶體MP3係共同構成一電流鏡，因此，可藉由適當設計電流鏡之鏡射比率，以產生電壓峰值檢知器所需之補償電流，例如，若電壓峰值檢知器中之所有的NPN電晶體均



使用相同的設計，亦即，均具有相同的模型參數，則電流鏡之鏡射比率等於2。

### 三、模擬結果

本文所提出之電壓峰值檢知器之暫態分析模擬結果，如圖六所示，由該模擬結果可証實，本文所提出之電壓峰值檢知器可精確且有效地檢知輸入電壓波形之峰值電壓。其中，圖六之模擬樣本為：所有的NPN電晶體均使用編號為Q2N2222之NPN電晶體、所有的PNP電晶體均使用編號為Q2N3906之PNP電晶體(惟PNP電晶體MP3之飽和電流 $I_S$ 係設定為正常值的二倍)、電阻器R1和R2之電阻值分別為50K  $\Omega$ 與650K  $\Omega$ 、而電容器C之電容值為3nF。

### 四、結果與討論

本文所提出之雙極電晶體(BJT)結構之電壓峰值檢知器，具有如下優點：(1) 高精確度：由於本文可有效消除差動放大器之超量電壓效應，並且設置有補償電流產生器，以有效補償電容器因雙極電晶體之基極電流所造成之電壓降，因此可有效提高峰值檢知器之精確度；(2) 利於裝置之小型化：由於本文所提出之

電壓峰值檢知器共使用了4個PNP電晶體、8個NPN電晶體、2個電阻器以及1個電容器，因此不但電路架構新穎、簡單、使用的電晶體數量少，並且因不需使用運算放大器，因而也有利於裝置之小型化；(3) 輸出電壓 $V(OUT)$ 不會因外部電路之擷取而有所變化：由於本文所提出之電壓峰值檢知器設置有輸出級，因此可有效避免所保持之輸入峰值電壓不致因外部電路之擷取動作而遭致破壞。

本文之電壓峰值檢知器在使用時可於電容器C 兩端並聯連接一開關，該開關係用以提供一放電路徑，以便將電容器上所儲存之電荷放電，俾利於下次輸入電壓信號之峰值檢測。

### 符號索引說明

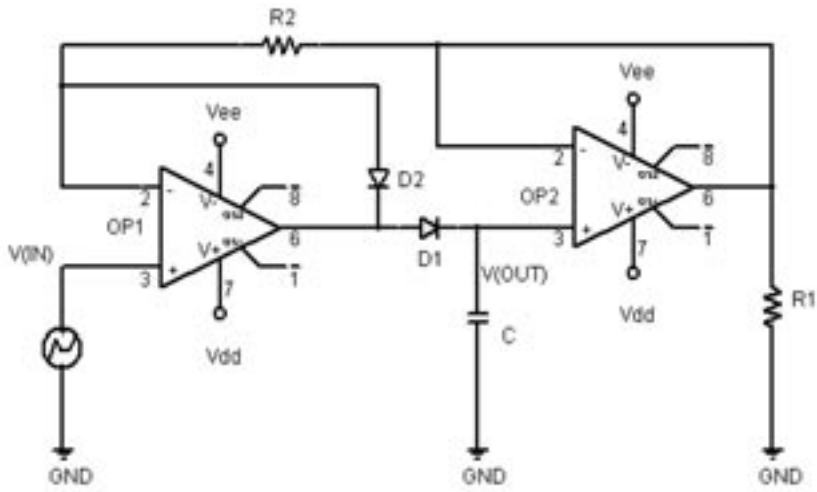
$I_b(MN_j)$	NPN 電晶體 $MN_j$ 之基極電流
$I_c(MN_j)$	NPN 電晶體 $MN_j$ 之集極電流
$I_c(MP_j)$	PNP 電晶體 $MP_j$ 之集極電流
$I_R$	參考電流
$I_S$	雙極電晶體之飽和電流
$V(C)$	電容器上之電壓信號
$V(IN)$	電壓峰值檢知器之輸入電壓信號
$V_{os}$	超量電壓
$V_{peak}$	輸入峰值電壓



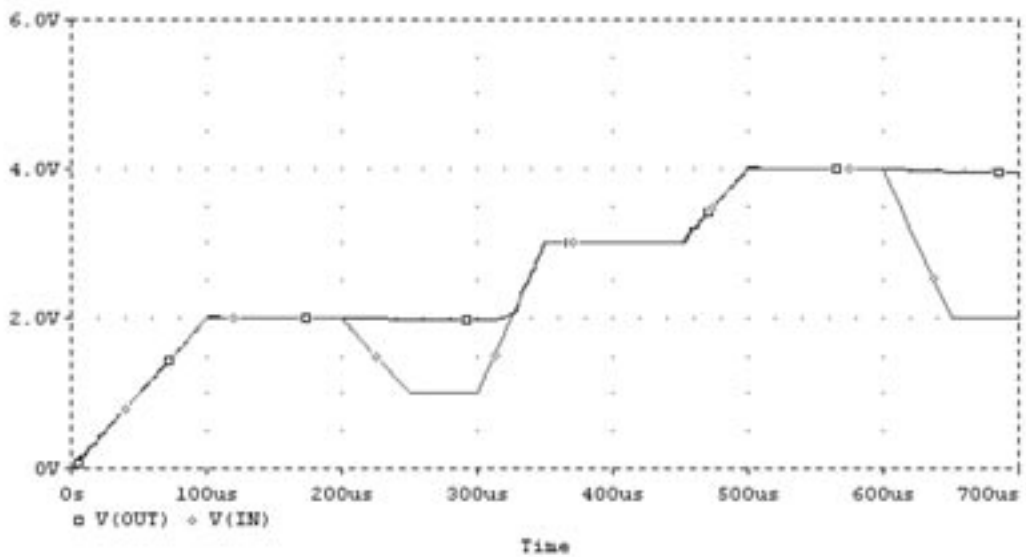
V(OUT)	電壓峰值檢知器之輸出電壓信號
T	凱氏溫度
$\beta$ (MN <sub>j</sub> )	NPN電晶體MN <sub>j</sub> 之共射極電流放大因數

## 參考文獻

- [1] Robert , F. C., and Frederick ,F. D., *Operational Amplifier & Linear Integrated Circuits*, Prentice-Hall, Englewood Cliffs, pp. 180-182, 1991.
- [2] David,C.D., "Tracking Peak Detector," U.S. pat. 5304939, Apr.1994.
- [3] Ericson, M. N., and Simpson, M. L., "A Low-power CMOS Peak Detect and Hold Circuit for Nuclear," *IEEE Transactions on Nuclear Science*, vol.42, pp.724-728 ,1995.
- [4] Eiji ,S.,Kiyoshi, F., and Masafumi, K., "Peak Detector," U.S. pat. 5546027, Aug., 1996.
- [5] Ozguc ,I.H. , "Dual Stage Differential Adaptive Peak Detector for Data Communications Receivers," U.S. pat.5502746, Mar., 1996.
- [6] Smith ,M.D., "Differential Cross Coupled Peak Detector," U.S. pat. 5828240,Oct., 1998.
- [7] Assadian, K., and Kosiec, J. H., "Peak Detector Circuit," U.S. pat. 5969545,Oct., 1999.
- [8] Lee ,J.C., and Brauns, G..T., "Offset-compensated Peak Detector with Output Buffering,"U.S. pat. 6051998, Apr., 2000.
- [9] Wight ,M.S., Brazeau, S. H., and Grant, I. I., "Low Amplitude Peak Detector," U.S. pat. 6064238, May, 2000.
- [10]Chen, C.M., and Chen, P. F., "Peak Detector," U.S. pat. 6472861,Oct., 2002.
- [11]高承永、陳文藻和李永斌，「峰值擷取及其校正電路」，中華民國專利公告案號476418，二月，2002。
- [12]蕭明椿、林育正、魏滄亮和林春凱，「電壓峰值檢知器」，中華民國專利公告案號517161，一月，2003。
- [13]蕭明椿，「具雙充電路徑之電壓峰值檢知器」，中華民國專利公告案號523592，三月，2003。
- [14]Laker, K. R., and Sansen,W. M. C., *Design of Analog Integrated Circuits and Systems*, New York, McGraw-Hill, pp. 357-375,1994.
- [15]Fjeldly, T. A., Ytterdal, T., and Shur, M.,*Introduction to Device Modeling and Circuit Simulation*, New York, John Wiley & Sons, pp.166-185,1997.



圖一 習知之電壓峰值檢知器



圖二 圖一之電壓峰值檢知器的模擬結果

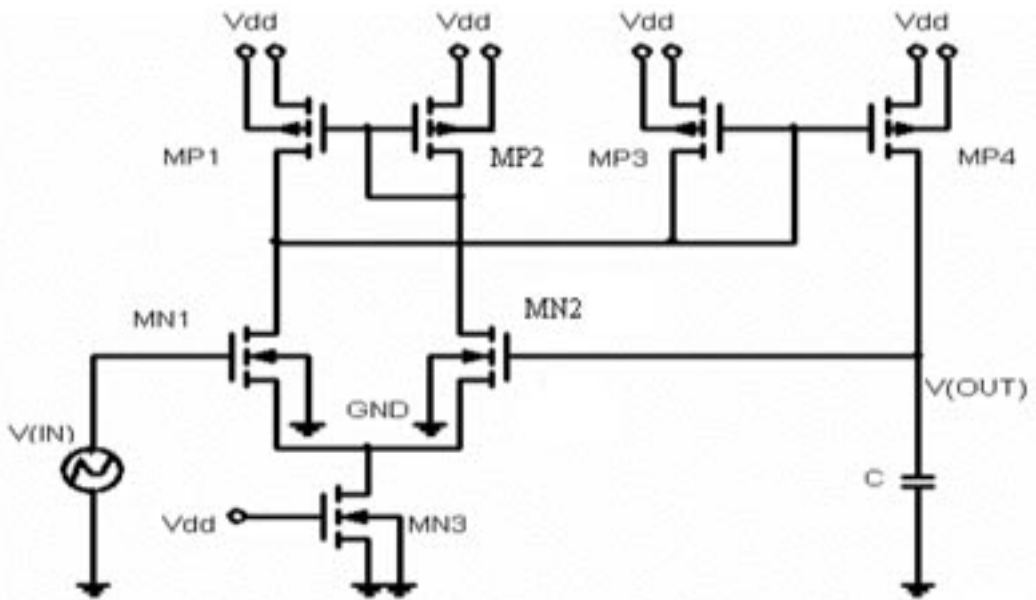


圖 三 習知之另一電壓峰值檢知器

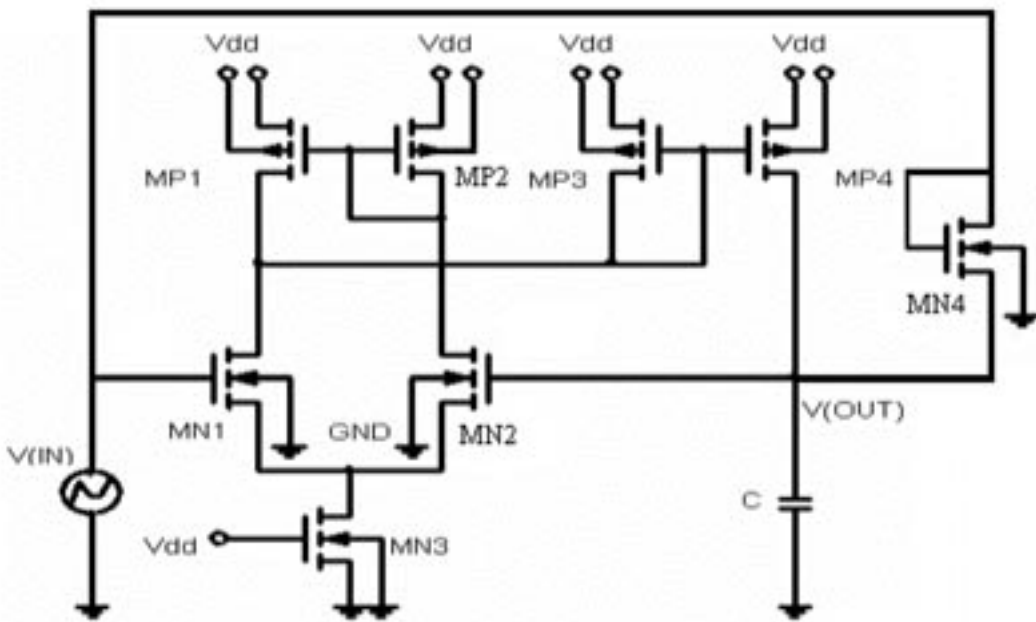


圖 四 習知之再一電壓峰值檢知器

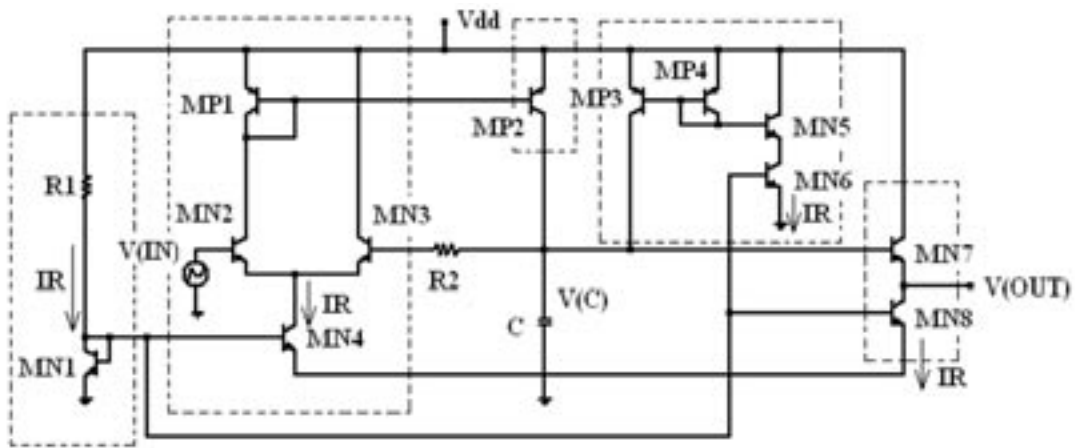


圖 五 本文之電壓峰值檢知器

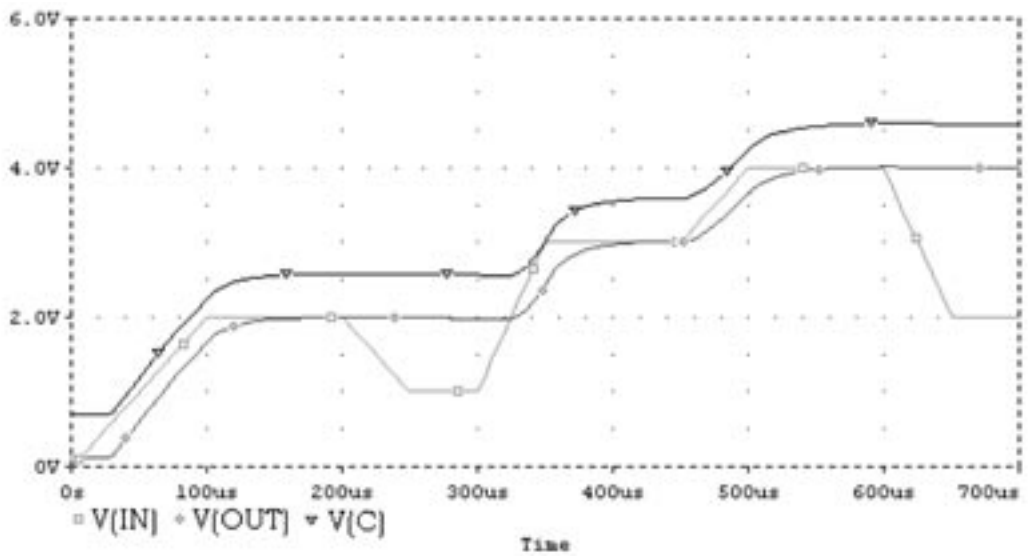


圖 六 本文之電壓峰值檢知器的模擬結果