【19】中華民國

【12】專利公報 (U)

【11】證書號數:M390608

【45】公告日: 中華民國 99 (2010) 年 10 月 11 日 【51】Int. Cl.: *H02M3/156 (2006.01)*

新型 全4頁

【54】名 稱:低功率損耗雙電源電壓位準轉換器

LOW-POWER CONSUMPTION DUAL POWER SUPPLY LEVEL

CONVERSION CIRCUIT

【21】申請案號:099202283 【22】申請日:中華民國99(2010)年02月04日

【72】創作人: 余建政(TW)YU, CHIEN CHENG; 陳冠廷(TW)CHEN, KUANTING

【71】申 請 人: 修平技術學院 HSIUPING INSTITUTE OF

TECHNOLOGY

臺中縣大里市工業路 11 號

[57]申請專利範圍

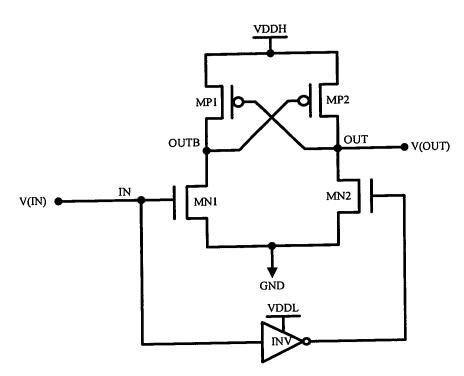
- 1. 一種低功率損耗雙電源電壓位準轉換器,用以將一第一信號轉換為一第二信號,其包 括:一第一節點(N1);一第二節點(N2);一第三節點(N3),用以連接第一 NMOS 電晶體 (MN1)的源極以及第三 NMOS 電晶體(MN3)的汲極;一第一輸入端(IN),用以提供該第 一信號;一第二輸入端(INB),用以提供該第一信號的反相信號;一輸出端(OUT),用以 輸出該第二信號;一第一電源電壓,用以提供電壓位準轉換器裝置所需之第一高電位電 壓(VDDH);一第二電源電壓,用以提供電壓位準轉換器裝置所需之第二高電位電壓 (VDDL),該第二高電位電壓(VDDL)之位準係小於該第一高電位電壓(VDDH)之位準;一 第一反相器(I1),用以接受該輸入電壓(V(IN))信號,並控制該第一開關電晶體(2)以及該 第一控制電晶體(4)之導通(on)或關閉(off);一第二反相器(I2),用以提供該第二輸入端 (INB)的反相信號,並控制該第二開關電晶體(3)之導通(on)或關閉(off);一第三反相器 (I3),用以反相該第二節點(N2)的一輸出信號,並控制該第二控制電晶體(5)以及該輸出補 償電晶體(6)之導通(on)或關閉(off);一電流鏡電路(1),用來做為電壓位準控制;一第一 開關電晶體(2),其係由一第一 NMOS 電晶體(MN1)所組成,其源極連接至地(GND),其 閘極用以接受輸入電壓(V(IN))的反相信號,而其汲極則連接至一第三 NMOS 電晶體(MN3) 的源極;一第二開關電晶體(3),其係由一第二 NMOS 電晶體(MN2)所組成,其源極連接 至地(GND),其閘極用以接受第二輸入端(IMB)的反相信號,而其汲極則連接至一第二節 點(N2);一第一控制電晶體(4),用以控制流經該第二 PMOS 電晶體(MP2)之漏電流,其 係由一第三 PMOS 電晶體(MP3)所組成,其源極連接至第一高電位電壓(VDDH),其閘極 連接至一第二輸入端(INB),而其汲極則與第一PMOS 電晶體(MP1)的汲極、第一PMOS 電晶體(MP1)的閘極以及第二 PMOS 電晶體(MP2)的閘極相連接;一第二控制電晶體(5), 用以阻斷該電流鏡電路(1)經該第一開關電晶體(2)至地(GND)之間的電流流動,其係由一 第三 NMOS 電晶體(MN3)所組成,其源極連接至該第一 NMOS 電晶體(MN1)的汲極,其 閘極連接至該輸出端(OUT),而其汲極則連接至該第一節點(N1);以及一輸出補償電晶 體(6),用以減少該輸出端(OUT)的漏電流,其係由一第四 PMOS 電晶體(MP4)所組成, 其源極連接至第一高電位電壓(VDDH),其閘極連接至該輸出端(OUT),而其汲極則與該 第二節點(N2)相連接。
- 2. 如申請專利範圍第 1 項所述的低功率損耗雙電源電壓位準轉換器,其中該電流鏡電路(1) 包括:一第一 PMOS 電晶體(MP1),其源極連接至第一高電位電壓(VDDH),閘極與汲極 連接至該第一節點(N1)以及該第二 PMOS 電晶體(MP2)之閘極;以及一第二 PMOS 電晶

體(MP2),其源極連接至第一高電位電壓(VDDH),其閘極連接至該第一 PMOS 電晶體 (MP1)之閘極與汲極以及該第一節點(N1),而其汲極則連接至該第二節點(N2)。

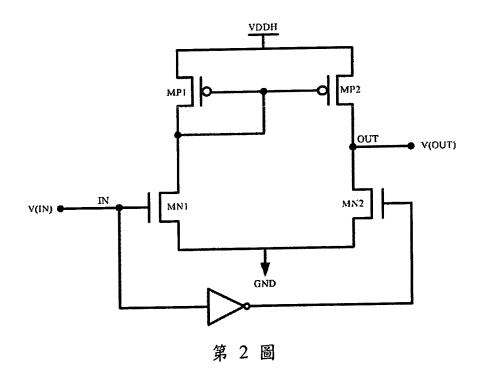
- 3. 如申請專利範圍第1項所述的低功率損耗雙電源電壓位準轉換器,其中該第一信號的振幅為0伏特至該第二高電位電壓(VDDL)之間。
- 4. 如申請專利範圍第 3 項所述的低功率損耗雙電源電壓位準轉換器,其中該第二信號的振幅為 0 伏特至該第一高電位電壓(VDDH)之間。
- 5. 如申請專利範圍第 4 項所述的低功率損耗雙電源電壓位準轉換器,其中該第一反相器(I1) 的電壓源為該第二高電位電壓(VDDL)。
- 6. 如申請專利範圍第 5 項所述的低功率損耗雙電源電壓位準轉換器,其中該第二反相器(I2) 的電壓源為該第二高電位電壓(VDDL)。
- 7. 如申請專利範圍第 6 項所述的低功率損耗雙電源電壓位準轉換器,其中該第三反相器(I3) 的電壓源為該第一高電位電壓(VDDH)。

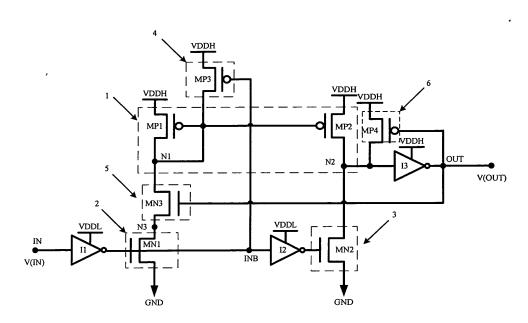
圖式簡單說明

第1圖係顯示第一先前技藝中電壓位準轉換器裝置之電路圖;第2圖係顯示第二先前技藝中電壓位準轉換器裝置之電路圖;第3圖係顯示本創作較佳實施例之電壓位準轉換器裝置之電路圖;第4圖係顯示本創作較佳實施例之輸入電壓信號及輸出電壓信號之暫態分析時序圖;



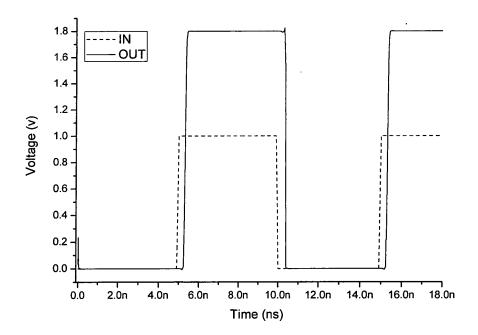
第 1 圖





第 3 圖

(4)



第 4 圖