

中華民國專利公報 [19] [12]

[11]公告編號：461651

[44]中華民國 90年 (2001) 10月 21日

新型

全 3 頁

[51] Int.Cl⁰⁶: H03K19/00
G11C7/06

[54]名稱：唯讀記憶體感測電路

[21]申請案號：089202583

[22]申請日期：中華民國 89年 (2000) 04月 25日

[72]創作人：

蕭明椿

蘇祥林

劉柏盛

南投縣魚池鄉魚池村魚池街四〇〇號

彰化市中山路二段九四四巷十九號

台中縣清水鎮中山路四三八之十九號

[71]申請人：

蘇祥林

彰化市中山路二段九四四巷十九號

[74]代理人：

1

2

[57]申請專利範圍：

1. 一種唯讀記憶體感測電路，該唯讀記憶體感測電路包括：

一第一 PMOS 電晶體 MP1，其源極係連接至電源供應電壓 VDD，汲極連接至內部節點 A，而閘極則連接至接地節點 GND；

一第一 NMOS 電晶體 MN1，其背閘極與源極間係設計成順向偏壓 (forward bias)，並將其源極連接至內部節點 B，汲極連接至內部節點 A，而閘極則連接反或閘 NOR 之輸出；

一反或閘 NOR，其用以接受記憶單元之資料以及晶片致能訊號 (CE)；

一第二 PMOS 電晶體 MP2，其源極係連接至電源供應電壓 VDD，汲極連接至內部節點 A，而閘極則連接至內部節點 C；

一第一反相器 NOT1，其輸入連接至內部節點 A，輸出連接至內部節點 C；

以及一第二反相器 NOT2，其輸入連接至內部節點 C，而輸出則連接至輸出端子 OUT。

2. 如申請專利範圍第 1 項所述之唯讀記憶體感測電路，其中第一 NMOS 電晶體 MN1 之背閘極與源極間之順向偏壓係藉由將該第一 NMOS 電晶體 MN1 之背閘極連接至閘極而獲得。

3. 如申請專利範圍第 1 項所述之唯讀記憶體感測電路，其中第一 NMOS 電晶體 MN1 之背閘極與源極間之傾向偏壓係藉由將該第一 NMOS 電晶體 MN1 之背閘極連接至一偏壓電路而獲得。

4. 如申請專利範圍第 1 項所述之唯讀記憶體感測電路，其中第二 PMOS 電晶體 MP2 之通道寬長比 W/L 係設定成大於第一 PMOS 電晶體 MP1 之通道寬長比 W/L，以加快內部節點 A 之充電速度。

20. 圖式簡單說明：

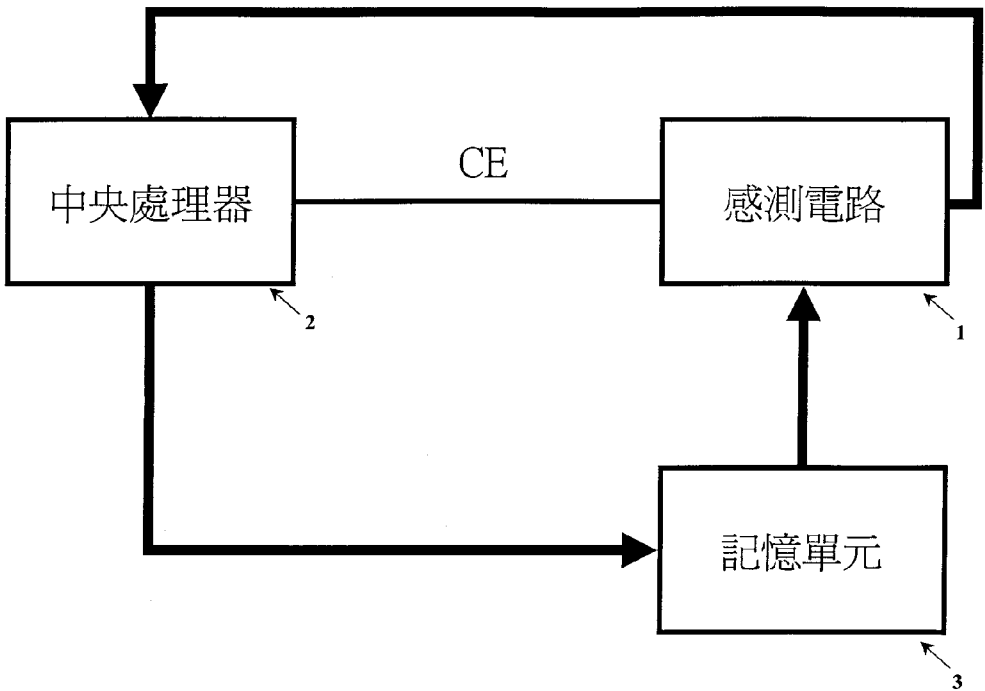
(2)

3

第一圖係顯示感測電路之方塊示意圖；
第二圖係顯示先前習知感測電路之

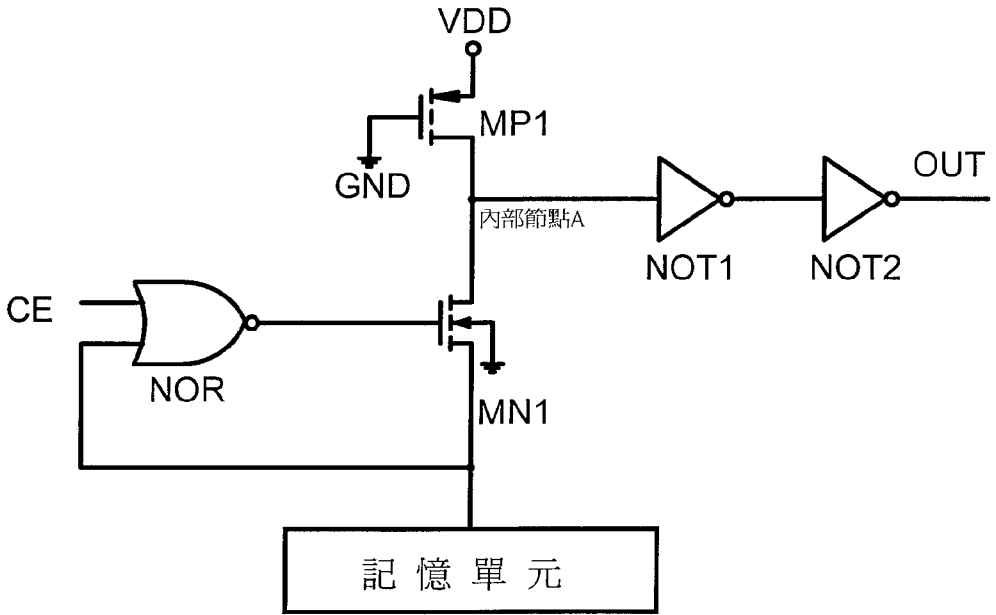
4

電路圖；
第三圖係顯示本創作較佳實施例之感測電路圖。

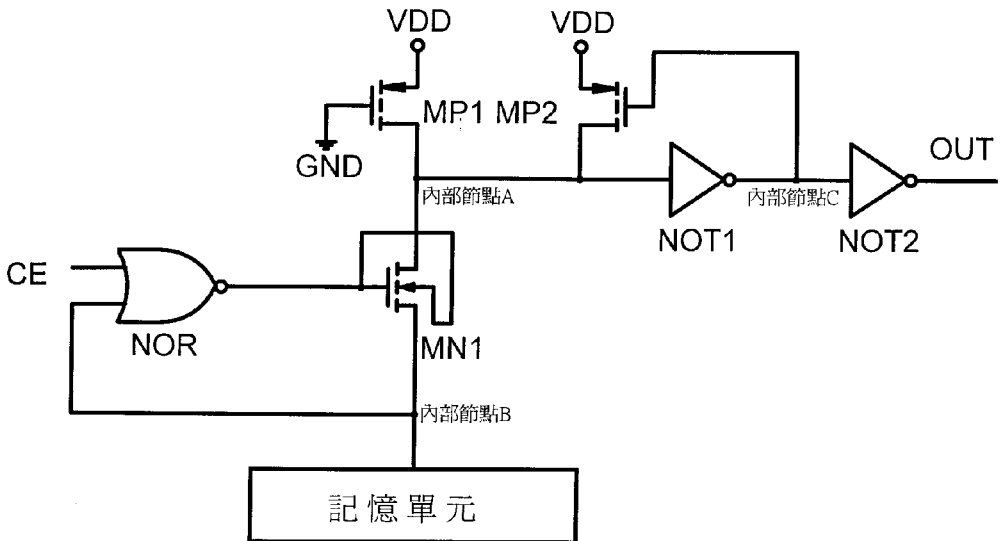


第一圖

(3)



第二圖



第三圖

