

# 發明專利說明書

※申請案號：

※申請日期：

※IPC分類：

一、發明名稱：(中文/英文)

電壓峰值檢知器 / Voltage Peak Detector

二、申請人：共 人

指定為應受送達人

三、發明人：

◎專利代理人：

四、聲明事項

主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

主張專利法第二十六條微生物：

熟習該項技術者易於獲得，不須寄存

五、中文發明摘要：

本發明提出一種電壓峰值檢知器，其主要由一差動放大器、一電流鏡和一電容器所組成。該差動放大器之兩輸入端係分別接受輸入電壓信號及檢知器之輸出電壓回授信號，並提供適當之充電電流給電流鏡，以便取得輸入電壓波形之峰值作為輸出電壓信號。其中，該差動放大器係做為比較器使用，而該電流鏡係做為充電器使用。本發明所提出之電壓峰值檢知器，不但電路架構新穎、簡單，並且可以精確地檢知輸入電壓波形之峰值。

六、英文發明摘要：

七、指定代表圖：

(一) 本案指定代表圖為：

(二) 本代表圖之元件代表符號簡單說明：

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

## 九、發明說明：

### [發明內容]

#### [發明領域]

本發明係有關一種電壓峰值檢知器(voltage peak detector)，尤指利用一差動放大器(differential amplifier)和一電流鏡(current mirror)以求獲得精確電壓峰值之互補式金氧半(CMOS)電子電路。

#### [發明背景]

電壓峰值檢知器係一種電子電路，能夠測得一電壓波形之最大值，質言之，該電路之輸入為一變動之電壓信號，而其輸出則是該輸入電壓波形之最大值。

在許多應用中，輸入電壓信號之峰值必須被測出，然後將之以直流電型態保留住以便後續分析、使用。一個脈衝串之尖峰值常比它的平均值要更有用，例如當執行破壞性測試時，就有必要追尋出並保持峰值信號，而光譜(spectral)和質譜儀(mass spectrometer)也需要用到電壓峰值檢知器。

在先前技藝(prior art)中，電壓峰值檢知器之最簡單作法係令輸入電壓信號通過二極體，而對電容充電，以便取得該輸入電壓波形之峰值。

如第一圖所示，當輸入電壓 $V(IN)$ 大於電容器 $C$ 之電壓時，二極體 $D$ 導通，遂行充電作用，直到輸入電壓 $V(IN)$ 到達其最大值，電容器 $C$ 不能再繼續充電，此時輸出電壓 $V(OUT)$ 即表示輸入電壓 $V(IN)$ 之峰值。

由於輸出端與輸入端之間存在二極體 $D$ ，此電路無法精確地檢得輸入電壓 $V(IN)$ 之真正峰值。換言之，輸出電壓 $V(OUT)$ 與輸入電壓 $V(IN)$ 之峰值之間永遠存在二極體導通電壓 $V_d$ 之誤差。亦即， $MAX(V(OUT))=MAX(V(IN))-V_d$ ，如第二圖所示(該圖係OrCAD PSpice之暫態分析模擬結果)。

對於許多應用而言，上述二極體導通電壓 $V_d$ 之誤差係不欲見到的，並且該電壓差會因為使用不同之二極體而有所差異，可能導致不良之影響或不可預測之後果。

為了能夠精確地檢測輸入之峰值電壓，另一種常用之先前技藝係使用了由二個運算放大器 $OP1$ 和 $OP2$ 、二個二極體 $D1$ 和 $D2$ 、二個電阻器 $R1$ 和 $R2$ 、以及一個電容器 $C$ 來構成一電壓峰值檢知器，如第三圖所示，其OrCAD PSpice之

暫態分析模擬結果，如第四圖所示。其中，OP1是一個精確的半波整流器，當輸入電壓 $V(IN)$ 大於電容電壓 $V(C)$ 時，二極體D1將傳送偏壓對電容器C1進行充電，最後電容電壓 $V(C)$ 將會與輸入電壓 $V(IN)$ 之峰值電壓相當接近，所檢測出的輸出電壓 $V(OUT)$ 也會與輸入電壓 $V(IN)$ 之峰值電壓相當接近，不會再有如第二圖所示於輸出端與輸入端之間存在一二極體導通電壓 $V_d$ 之誤差。而當輸入電壓 $V(IN)$ 小於電容電壓 $V(C)$ 時，二極體D2將會導通，二極體D1將會截止而不再對電容器C進行充電之動作，這使得所檢測出的輸出電壓 $V(OUT)$ 會等於輸入電壓 $V(IN)$ 之峰值電壓。雖說第三圖之電壓峰值檢知器能精確地檢測出峰值電壓，但其電路結構複雜、佔用的晶片面積大，實不利於積體電路之要求。

其他已知的電壓峰值檢知器，例如於美國專利案第US5304939, 5546027以及5969545號中所揭露者，由於均使用到運算放大器，因此同樣具有電路結構複雜、佔用的晶片面積大等缺失。

有鑑於此，本發明之主要目的係提出一種新穎之電壓峰值檢知器，其不但能精確地檢測出峰值電壓，並且兼具電路結構簡單、佔用的晶片面積小等多重功效。

〔發明實施例說明〕

根據上述之目的，本發明提出一種新穎之電壓峰值檢知器，如第五圖所示，其係由一差動放大器1、一電流鏡2和一電容器C所組成。該差動放大器1之兩輸入端係分別接受輸入電壓信號 $V(IN)$ 及檢知器之輸出電壓回授信號 $V(OUT)$ ，並提供適當之充電電流給電流鏡2，以便取得輸入電壓波形之峰值作為輸出電壓信號。其中，該差動放大器係做為比較器使用，而該電流鏡係做為充電器使用。

請參考第五圖，差動放大器1係由PMOS電晶體MP1和MP2、以及NMOS電晶體MN1、MN2和MN3所組成。其中，該NMOS電晶體MN1和MN2係做為驅動器(driver)使用，該PMOS電晶體MP1和MP2係做為主動負載(active load)使用，而NMOS電晶體MN3則提供一參考電流給該差動放大器1使用。該NMOS電晶體MN1和MN2之閘極(gate)係分別接受輸入電壓信號 $V(IN)$ 及檢知器之輸出電壓回授信號 $V(OUT)$ ，源極(source)連接在一起，並連接至NMOS電晶體MN3之汲極(drain)，而其汲極則分別與PMOS電晶體

MP1和MP2之汲極相連接；該NMOS電晶體MN3之閘極與電源供應電壓Vdd連接，而源極則接地；該PMOS電晶體MP1和MP2之源極均與電源供應電壓Vdd連接，而閘極則連接在一起，且該PMOS電晶體MP2之閘極與汲極係連接在一起，以形成一電流鏡組態。

請再參考第五圖，電流鏡係由PMOS電晶體MP3和MP4所組成。其中，該PMOS電晶體MP3和MP4之源極均與電源供應電壓Vdd連接，而閘極則連接在一起，並連接至NMOS電晶體MN1之汲極，且該PMOS電晶體MP3之閘極與汲極係連接在一起，以形成一電流鏡組態；再者，PMOS電晶體MP4之汲極係與電容器C之一端連接，並形成輸出端，而該電容器C之另一端則接地。

由第五圖所示電路得知，當輸入電壓V(IN)大於電容電壓V(C)時，電流 $I_d(MN1)$ 會大於 $-I_d(MP2)$ ，其中，流入電晶體之電流取正號，而流出電晶體之電流則取負號，因此，電流 $I_d(MN1)$ 代表流入NMOS電晶體MN1之汲極的電流，而 $-I_d(MP2)$ 則代表流出PMOS電晶體MP2之汲極的電流。又  $-I_d(MP1)=-I_d(MP2)$  (1)  $-I_d(MP3)=I_d(MN1)-[-I_d(MP1)]$  (2) 所以  $-I_d(MP3)>0$  (3)

而電晶體MP3、MP4也係為一由PMOS電晶體所組成的電流鏡組態，所以當 $-I_d(MP3)>0$ 時，電流 $-I_d(MP4)$ 會等於 $-I_d(MP3)$ ，因而對電容器C進行充電動作，直到  $V(OUT)$  (也就是V(C))等於輸入電壓V(IN)之峰值電壓為止。

當充電動作達到 $V(OUT)$ 等於輸入電壓V(IN)之峰值電壓時，由於差動放大器之作用，電流  $-I_d(MP1)=-I_d(MP2)=I_d(MN1)$  (4) 所以電流  $-I_d(MP3)=-I_d(MP4)=0$  (5) 因而不再對電容器進行充電動作，所以所檢測出的輸出電壓V(OUT)將會等於輸入電壓V(IN)之峰值電壓。

最後當輸入電壓V(IN)小於電容電壓V(C)時，電晶體 MP3將處於截止區，電流  $-I_d(MP3)=-I_d(MP4)=0$  (6) 所以也將不會對電容器進行充電動作，因此所檢測出的輸出電壓V(OUT)仍會維持在輸入電壓V(IN)之峰值電壓。

本發明所提出之電壓峰值檢知器之OrCAD PSpice暫態分析模擬結果，如第六圖所示。其可精確且有效地檢知輸入電壓波形之峰值電壓。

本發明之電壓峰值檢知器在使用時可於電容器兩端並聯連接一開關，該開關係用以提供一放電路徑，以便將電容器上所儲存之電荷放電，俾利於下次輸入電壓信號之

峰值檢測。

〔發明功效〕

本發明所提出之電壓峰值檢知器，僅使用了4個PMOS 電晶體和3個NMOS電晶體以及1個電容器，其不但電路架構新穎、簡單、使用的電晶體數量少、佔用的晶片面積少，並且可以精確地檢知輸入電壓波形之峰值；同時，由於本發明之電壓峰值檢知器並不使用到運算放大器，因而也有利於裝置之小型化。

雖然本發明特別揭露並描述了所選之最佳實施例，但舉凡熟悉本技術之人士可明瞭任何形式或是細節上可能的變化均未脫離本發明的精神與範圍。因此，所有相關技術範疇內之改變都包括在本發明之申請專利範圍內。

〔圖式簡單說明〕

第一圖係顯示第一先前技藝中電壓峰值檢知器之電路圖；

第二圖係顯示第一圖電壓峰值檢知器之輸入電壓信號及輸出電壓信號之暫態分析時序圖；

第三圖係顯示第二先前技藝中電壓峰值檢知器之電路圖；

第四圖係顯示第三圖電壓峰值檢知器之輸入電壓信號及輸出電壓信號之暫態分析時序圖；

第五圖係顯示本發明較佳實施例之電壓峰值檢知器之電路圖；

第六圖係顯示本發明電壓峰值檢知器之輸入電壓信號及輸出電壓信號之暫態分析時序圖。

## 十、申請專利範圍：

1. 一種電壓峰值檢知器，用以檢測輸入電壓信號之峰值，其包括：一輸入端，用以提供一輸入電壓信號；一輸出端，用以輸出該輸入電壓信號之峰值電壓；一電源供應電壓，用以提供電壓峰值檢知器所需之電源電壓和參考接地；一差動放大器，用以接受輸入電壓信號及輸出端之輸出電壓回授信號，並提供充電電流信號給電流鏡；一電流鏡，用以根據該差動放大器所提供之充電電流信號，而提供一充電電流給電容器；以及一電容

器，該電容器之一端連接至參考接地，而另一端連接至電流鏡，以接受該電流鏡所供應之充電電流。

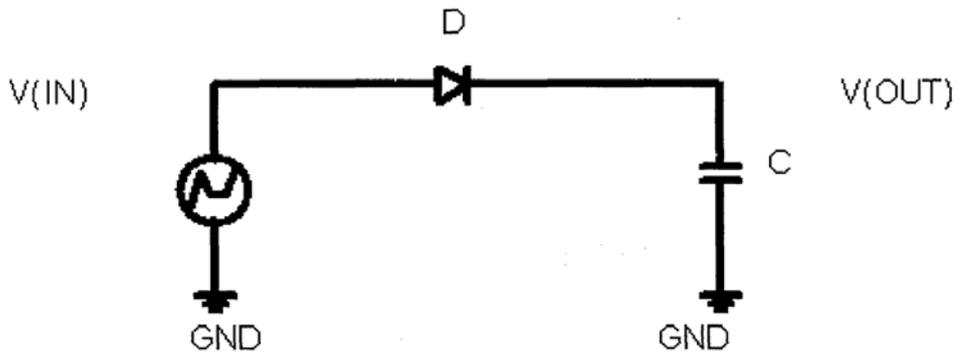
2. 如申請專利範圍第1項所述之電壓峰值檢知器，其更包括：一開關，該開關係與該電容器並聯連接，用以提供一放電路徑，以便將電容器上所儲存之電荷放電，俾利於下次輸入電壓信號之峰值檢測。

3. 如申請專利範圍第2項所述之電壓峰值檢知器，其中該開關係由一金氧半電晶體所組成。

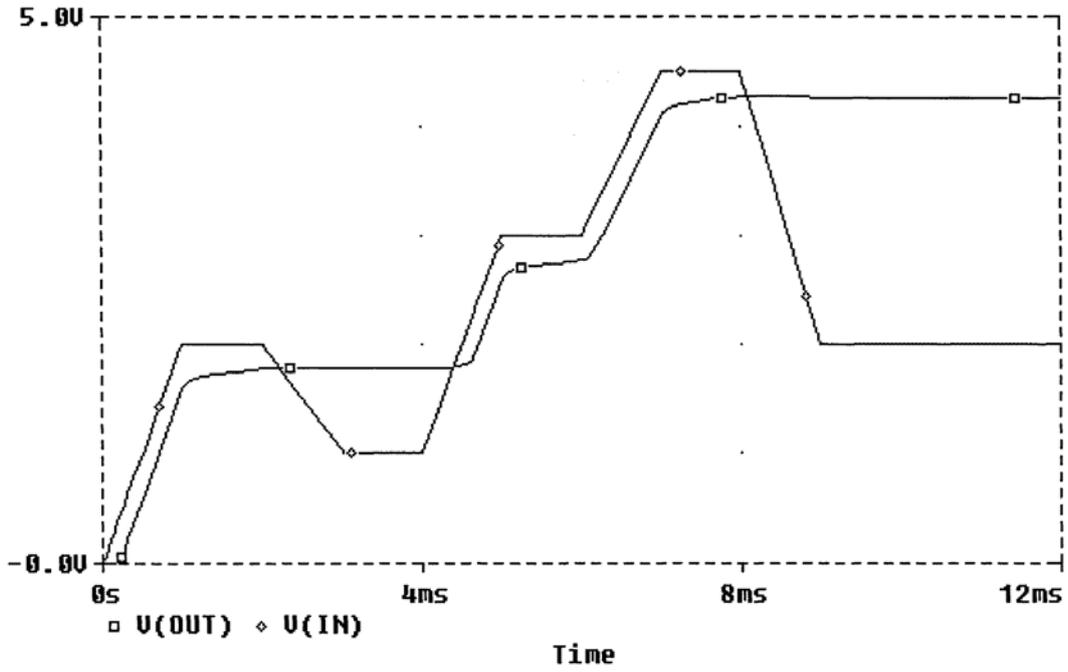
4. 如申請專利範圍第1項所述之電壓峰值檢知器，其中該差動放大器包括：一第一PMOS電晶體MP1，其源極連接至電源電壓，閘極與第二PMOS電晶體MP2之閘極相連接，而汲極則與該電流鏡以及第一NMOS電晶體MN1之汲極相連接；一第二PMOS電晶體MP2，其源極連接至電源電壓，閘極與汲極連接在一起，並連接至第一PMOS電晶體MP1之閘極，且汲極亦與第二NMOS電晶體MN2之汲極連接；一第一NMOS電晶體MN1，其源極與第二NMOS電晶體MN2之源極以及第三NMOS電晶體MN3之汲極相連接，閘極用以接受輸入電壓信號，而汲極則與該電流鏡以及第一PMOS電晶體MP1之汲極相連接；一第二NMOS電晶體MN2，其源極與第一NMOS電晶體MN1之源極以及第三NMOS電晶體MN3之汲極相連接，閘極用以接受輸出端之輸出電壓回授信號，而汲極則與該第二PMOS電晶體MP2之汲極相連接；一第三NMOS電晶體MN3，其源極連接至參考接地，閘極連接至電源電壓，而汲極則與第一以及第二NMOS電晶體MN1和MN2之源極相連接。

5. 如申請專利範圍第1項所述之電壓峰值檢知器，其中該電流鏡包括：一第三PMOS電晶體MP3，其源極連接至電源電壓，閘極與汲極連接在一起，並連接至該差動放大器之輸出；一第四PMOS電晶體MP4，其源極連接至電源電壓，閘極與第三PMOS電晶體MP3之閘極連接，而汲極則與該電容器以及第二NMOS電晶體MN2之閘極相連接。

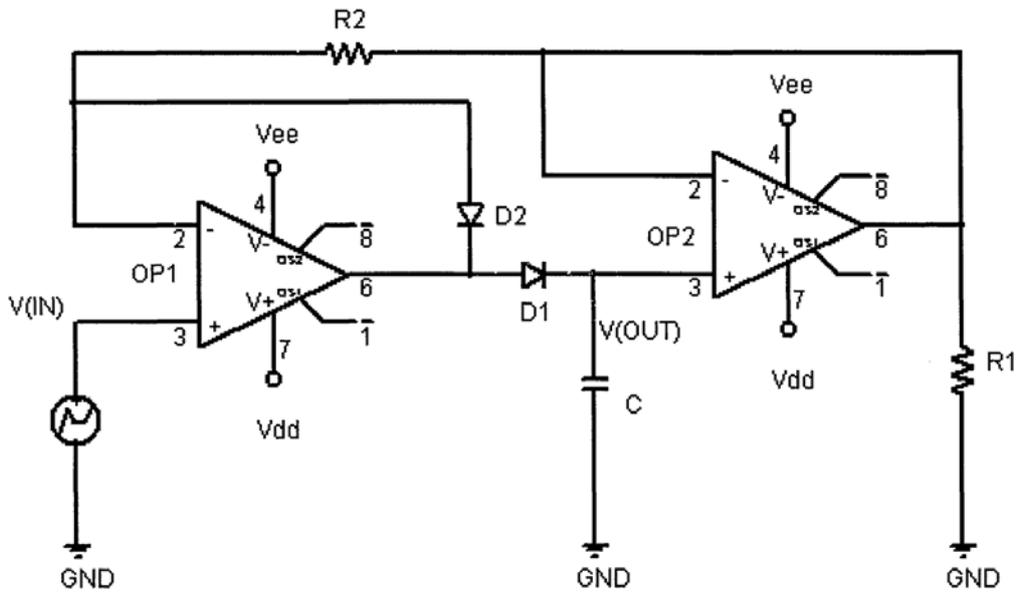
## 十一、圖式：



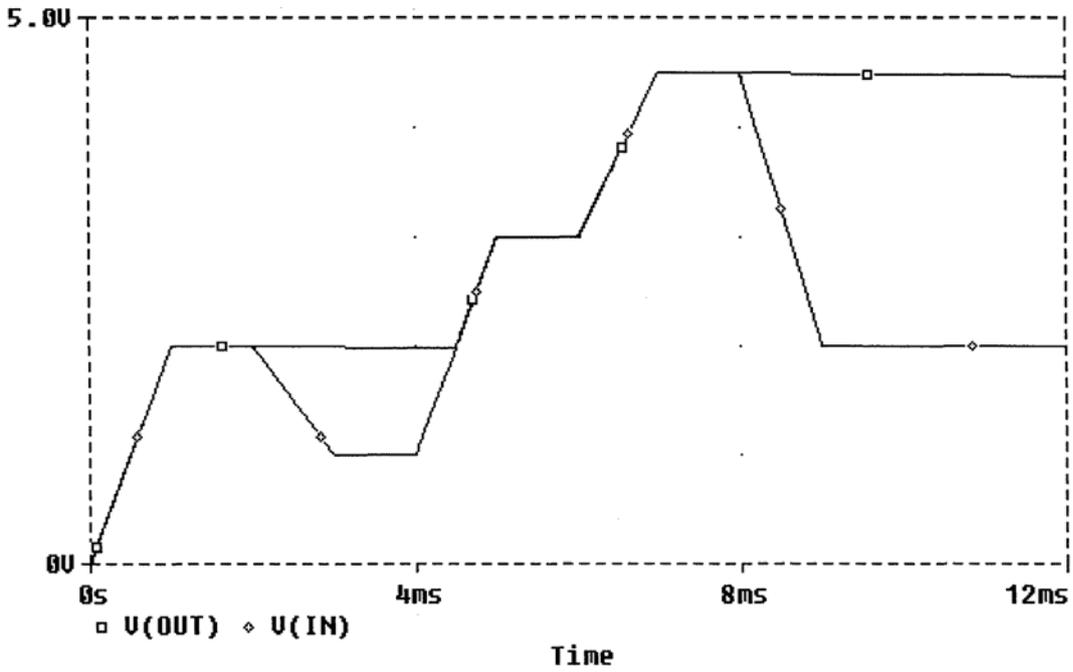
第一圖



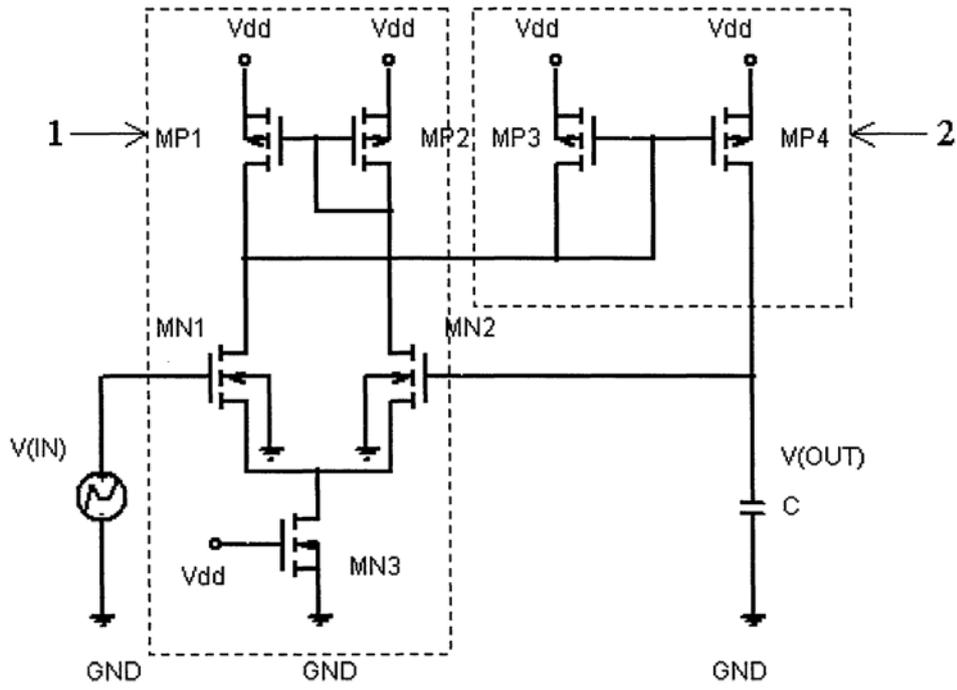
第二圖



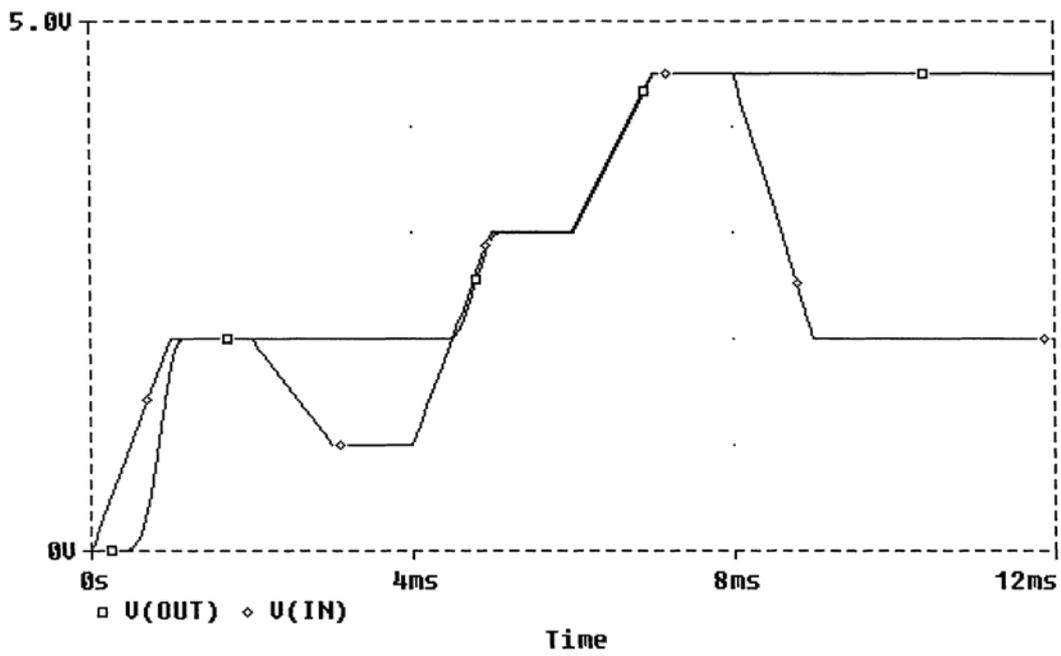
第三圖



第四圖



第五圖



第六圖